

PAT-NO: JP403024754A

DOCUMENT-IDENTIFIER: JP 03024754 A

TITLE: IC LEAD FRAME

PUBN-DATE: February 1, 1991

INVENTOR-INFORMATION:

NAME

MIYAMOTO, KOJI

MASUDA, HISAO

ASSIGNEE-INFORMATION:

NAME

MITSUBISHI ELECTRIC CORP

COUNTRY

N/A

APPL-NO: JP01162323

APPL-DATE: June 22, 1989

INT-CL (IPC): H01L023/50, H01L021/60

US-CL-CURRENT: 257/666

ABSTRACT:

PURPOSE: To eliminate the sag of a loop at the time of wire bonding process without changing the manufacturing method of an IC lead frame, by starting coining process for correcting material deformation at the time of punching, from the interior of an inner lead tip.

CONSTITUTION: The tip part of a gold wire 4 is formed in a sphere type, which is pressed against a semiconductor element 3 with a bonding tool 6 fixed to a horn 5. After bonding is performed by applying heat and ultrasonic wave, a loop is formed while the gold wire 4 is sent out from the bonding tool 6. When the bonding tool 6 is pressed against the tip of the inner lead 2, a point 7 is retained and the loop is formed, which point serves as a fulcrum when a part 2b at the tip of the inner lead 2, which part has not yet been subjected to coining, forms the loop. After that, the horn 5 is lifted while grasping the gold wire 4, thereby tearing off the gold wire 4. The tip of the tore gold wire 4 is turned into a sphere type. Thereby stable loop formation is enabled at the time of wire bonding without changing the conventional manufacturing method.

COPYRIGHT: (C)1991,JPO&Japio

DERWENT-ACC-NO: 1991-077676

DERWENT-WEEK: 199111

COPYRIGHT 2004 DERWENT INFORMATION LTD

TITLE: Lead frame for semiconductor IC - has coining section at
tip of each inner lead NoAbstract Dwg 1/6

PATENT-ASSIGNEE: MITSUBISHI DENKI KK[MITQ]

PRIORITY-DATA: 1989JP-0162323 (June 22, 1989)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>03024754</u> A	February 1, 1991	N/A	000	N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 03024754A	N/A	1989JP-0162323	June 22, 1989

INT-CL (IPC): H01L021/60, H01L023/50

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS: LEAD FRAME SEMICONDUCTOR IC COIN SECTION TIP INNER LEAD
NOABSTRACT

DERWENT-CLASS: U11

EPI-CODES: U11-D03A1; U11-E01A;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1991-059926

⑫ 公開特許公報(A) 平3-24754

⑬ Int. Cl.⁵H 01 L 23/50
21/60

識別記号

3 0 1 S
C

庁内整理番号

9054-5F
6918-5F

⑭ 公開 平成3年(1991)2月1日

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 ICリードフレーム

⑯ 特 願 平1-162323

⑰ 出 願 平1(1989)6月22日

⑱ 発 明 者 宮 本 孝 司 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 発 明 者 掛 田 久 雄 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

ICリードフレーム

2. 特許請求の範囲

半導体集積回路素子組立時において使用するICリードフレームの打抜加工にて製作するパンチングフレームにおいて、打抜時の素材変形を修正するためのコイニング工程をインナーリード先端より奥から開始するようにしたことを特徴とするICリードフレーム。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は半導体素子の組立工程にて使用するICリードフレームのパンチングフレームのコイニング位置、及びその形状に関するものである。

(従来の技術)

第4図、第5図は従来のコイニングを行ったICリードフレームの平面図およびV-V線における断面図で、図において、コイニング部(2a)はインナーリード(2)の形状打抜時の返り、及び反り等

を取るため、インナーリード(2)の先端より一定の範囲を潰して設けられている。

次に、このICリードフレームを半導体素子と外部リード端子との導通をとるために、金属細線にて結線を行うというワイヤボンディング工程に用いた場合を第6図の工程図にて説明する。

まず、半導体素子(3)へ金線(4)の先を球形にしたものを、ホーン(5)に取付けられたボンディングツール(6)にて押し付け、熱及び超音波を加えることにより接合する(a図)。

次に、ボンディングツール(6)から金線(4)を繰り出し、ループを形成しながらインナーリード(2)先端のコイニング部(2a)へステッチボンディングを行う(b図)。

その後、金線(4)を揃えたままホーン(5)を上げることにより金線(4)を引きちぎる(c図)。

そして引きちぎった金線(4)の先端を球形化することにより、ワイヤボンディングの一工程を終る。

(発明が解決しようとする課題)

従来のコイニングを行ったICリードフレーム

は以上の様に構成されていたので、ワイヤボン
ド工程のループ形成時に金線の支点となるべき点(7)
がインナーリード先端より落ち、第4図(c)の様に
ループがコイニング部より下に垂れてしまうとい
う問題点があった。

この発明は上記の様な問題点を解決するため
になされたもので、ICリードフレームの製造方法
を変更することなく、ワイヤボンド工程時のル
ープの垂れを無くすることができるICリードフレ
ームを得ることを目的とする。

(課題を解決するための手段)

この発明に係るICリードフレームは、コイ
ニング工程を行う際にインナーリード先端からで
はなく、インナーリード先端より奥からコイニン
グを始めるようにしたものである。

(作用)

この発明におけるICリードフレームを用いた
ワイヤボンディングは、インナーリード先端の未
コイニング部によってループ形成が補助され、安
定したループの形成が行われる。

った金線(4)の先端を球形化することにより、ワイ
ヤボンドの一工程を終わる。

なお、上記実施例ではコイニング部(2a)をイン
ナーリード(2)先端より0.2mm奥の部分に設けた場
合を示したが、これはインナーリード先端に未コ
イニング部(2b)が形成されていれば同様の結果が
得られるため、インナーリード(2)のパターンに応
じてこの距離を0.1~1mm程度までにしてもよい。

又、上記実施例ではコイニング部(2a)の幅をイン
ナーリード幅と同様としたが、これはステッチ
ボンドを行うためのスペースを設けていればコイ
ニング形状を円形又は多角形などの様な形状
であっても上記と同様の効果を奏する。

又、上記実施例ではパンチングフレームによる
ものを示したが、これをエッチングフレームに使
用しても同様の効果を得ることが可能である。

(発明の効果)

以上の様にこの発明によれば、インナーリード
先端に未コイニング部を形成するようにしたので、
従来の製造方法を変更することなく、しかもワイ

(実施例)

以下、この発明の一実施例を図について説明す
る。第1図および第2図において、ダイスパッド
(1)の外周に並んだインナーリード(2)の先端より0.2
mm奥よりコイニング部(2a)を設け、インナーリー
ド(2)先端に未コイニング部(2b)を設ける。

次に動作について第3図の工程図に従って説明
する。ワイヤボンド工程時、半導体素子(3)へ金
(4)の先を球形にしたものを、ホーン(5)に取付られ
たボンディングツール(6)にて押し付け、熱と超音
波を加えることによって接合した後、ボンディン
グツール(6)から金線(4)を繰り出しながらループを
形成する(a図)。

そして、インナーリード(2)先端へボンディング
ツール(6)を押し付けるが、この際インナーリード
(2)先端の未コイニング部(2b)がループ形成時に支
点となるべき点(7)を支持し、ループの形成を行う
(b図)。

その後、金線(4)を纏んだままホーン(5)を上げる
ことにより、金線(4)を引きちぎり、この引きちぎ

ヤボンド工程時に安定したループ形成が可能とな
る。

4. 図面の簡単な説明

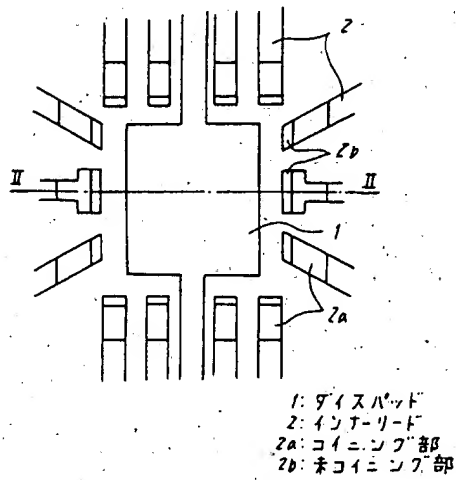
第1図、第2図はこの発明の一実施例によるリ
ードフレームの平面図およびI-I線断面図、第
3図(a)~(c)はこの発明のワイヤボンド工程時の工
程断面図、第4図、第5図は従来のリードフレ
ームの平面図およびV-V線断面図、第6図(a)~(c)
は従来のリードフレームのワイヤボンド工程時の
工程断面図を示す。

図において、(1)はダイスパッド、(2)はインナ
ーリード、(2a)はコイニング部、(2b)は未コイニ
ング部、(3)は半導体素子、(4)は金線、(5)はホ
ーン、(6)はボンディングツール、(7)はループ形成時に支
点となるべき点を示す。

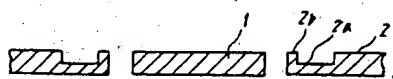
なお、図中、同一符号は同一、又は相当部分を
示す。

代 理 人 大 岩 増 雄

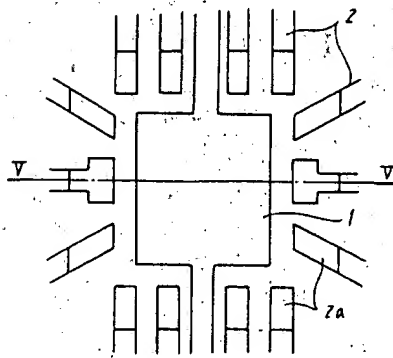
第1図



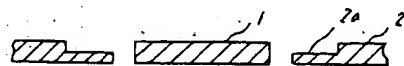
第2図



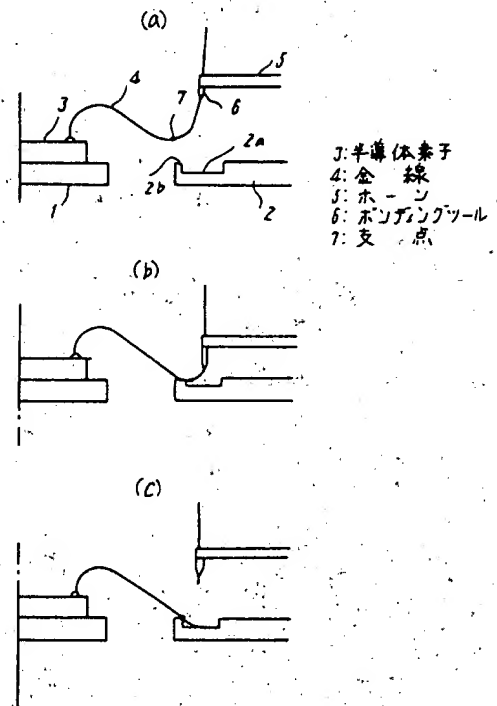
第4図



第5図



第3図



第6図

